

Geniş Bantlı Sürekli Dalga Bağışık Dedektör Logaritmik Video Yükselteci

Mustafa Barış DİNÇ, Tuncay ERDÖL

ASELSAN A.Ş. Radar, Elektronik Harp ve İstihbarat Sistemleri Grubu, Ankara

bdinc@aselsan.com.tr, terdol@aselsan.com.tr

Özet: Bu çalışmada, 2-18 GHz bandında çalışan, 60 dB dinamik alana sahip bir dedektör logaritmik video yükseltecin (DLVY) tasarımı anlatılacaktır. Analog ve mikrodalga olmak üzere iki ana yapıdan oluşan tasarımda geniş dinamik alanlı logaritmik yükselteç elde etmek için paralel toplama yönteminden yararlanılmıştır. Düşük güçlü işaretlerin tespitini sağlayan yüksek kazanç, kullanılan tümleşik devrelerin sıcaklıkla artan ofsetini yükseltmekte ve istenilen RF işaretleri algılanamamaktadır. Sıcaklık değişiminin yükselteçler üzerindeki etkisi de bilinmektedir. Tasarım performansının sıcaklıkla değişmemesi için önleyici tedbirler eklenmiştir. Ayrıca, yüksek güçlü sürekli yayınlı aynı anda gelen darbeli yayınlar, istenildiğinde kullanılabilen geri besleme devrelerinin sıralı çalışması sayesinde doğru olarak tespit edilebilecektir.

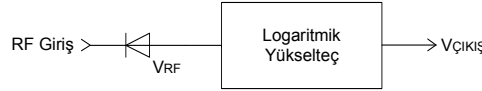
Anahtar Kelimeler: diyot dedektör, logaritmik yükseltme, sürekli dalga bağışıklığı

1. Giriş

Dedektör logaritmik video yükselteci, gelen RF işaretin anlık gücünün logaritmasıyla orantılı bir video işareti üretmek için kullanılan bir elektronik bileşendir. Gelen RF işaret üzerinde logaritma işlemi yapması sebebiyle logaritmik yükselteç yerine logaritmik çevirici olarak da isimlendirilebilmektedir. Elektronik destek sistemleri, elektronik bilgi sistemleri ve radar uyarı almaçlarında kullanılmaktadır.

2. Tasarım

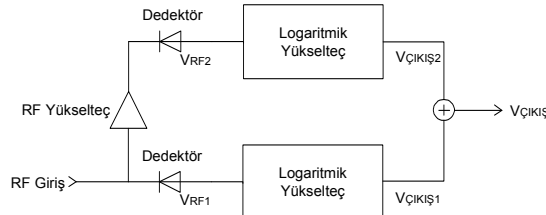
Tek kademeli DLVY mimarisi Şekil 1’de görülmektedir. Gelen RF işaretten diyot dedektör yardımıyla üretilen analog gerilimin doğrusal olmayan bir devre ile logaritması alınmaktadır. Bu yapının dinamik alanı, diyotun dinamik alanına ve logaritmik yükseltecin duyarlılığına bağlıdır.



Şekil 1. Tek kademeli DLVY mimarisi

Bu yapının dinamik alanı tipik olarak 50dB’nin altındadır.

Daha geniş dinamik alan için Şekil 2’de görülen iki kademeli DLVY yapısı paralel toplama yöntemiyle oluşturulmuştur.



Şekil 2. İki kademeli DLVY mimarisi

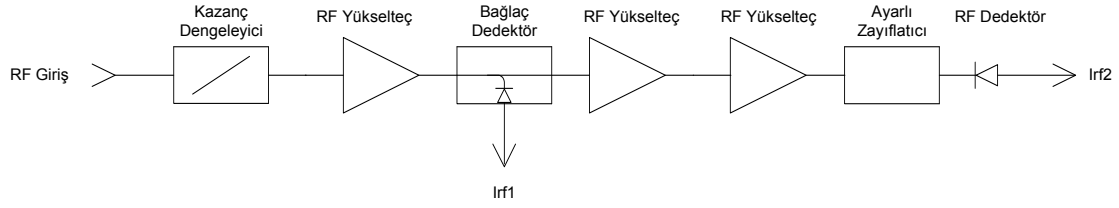
Bu makalede de iki kademeli DLVY yapısından bahsedilecektir.

Tasarım, mikrodalga ve analog olmak üzere iki ana kısımdan oluşmaktadır.

2.1. Mikrodalga kısım:

Gelen RF işaretin dedektörler aracılığıyla akımlara dönüştüğü kısımdır. İki kademeli DLVY tasarlanarak paralel toplama yöntemi kullanılacağından iki dedektörün maruz kaldığı kazanç farkı istenilen dinamik alana göre ayarlanmalıdır. Bu sayede birinci dedektörden kaynaklanan birinci kanalın dinamik alanı ile ikinci dedektörden

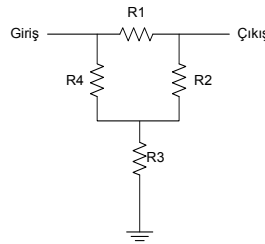
kaynaklanan ikinci kanalın dinamik alanının çakışması önlenerek DLVY çıkışında doğrusal bir Pin-Vout grafiği elde edilebilir.



Şekil 3. Mikrodalga kısım şeması

Şekil 3'te görülen mikrodalga kısımda RF yükselteçlerin kazancının sıcaklık değişimlerinden etkilenmemesi için ayarlı zayıflatıcı, frekans değişimlerinden etkilenmemesi için de kazanç dengeleyici kullanılmıştır.

Modüle giren RF işaret RF yükselteçte güçlendirildikten sonra bağlaç dedektöre girmektedir. Bağlaç dedektörün temelinin Şekil 4'te görüldüğü üzere köprülü "T" zayıflatıcı mimarisidir.



Şekil 4. Köprülü "T" zayıflatıcı mimarisini

Bu mimaride giriş kapısından işaret geldiğinde bunun bir kısmı R4 üzerinde sönümlenirken, çıkış kapısından işaret geldiğinde ise R4 üzerinde bir sönümlenme olmaz [1].

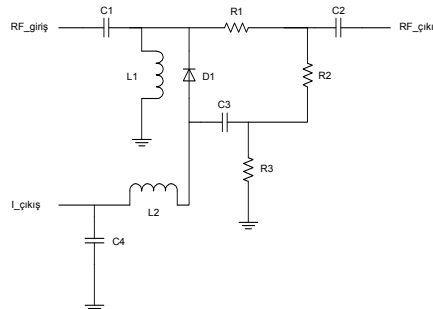
Bu mimaride dirençler arasındaki bağıntı:

$$2500=R1 \times R3$$

$$R2=R4=50\text{ohm}$$

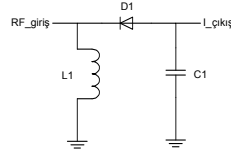
Köprülü "T" zayıflatıcı giriş kapısından beslendiğinde R4 üzerindeki gerilim, bağlaç değerini belirleyen R1/R3 oranına bağlıdır.

Köprülü "T" zayıflatıcı mimarisinin bahsedilen özellikleri sayesinde R4 yerine, Şekil 5'deki gibi uygun çevre elemanları kullanılarak bir diyot konulduğunda yönlü bir bağlaç dedektör elde edilmektedir.



Şekil 5. Bağlaç dedektör şeması

Yönlü olması sayesinde devrenin geri kalan kısmından yansiyarak çıkış kapısına gelen işaretlerin diyot üzerindeki gerilimde dalgalanmaya sebep olması engellenmektedir. Giriş kapısından gelen RF işaretin bir kısmı diyot üzerinde sönümlendirilerek analog kısım için birinci girdi akımını oluştururken diğer kısmı da güçlendirilmek üzere RF yükselteçlere gitmekte ve sonrasında kullanılan Şekil 6'de gösterilen ikinci dedektör aracılığıyla analog kısmın ikinci girdi akımını oluşturmaktadır.

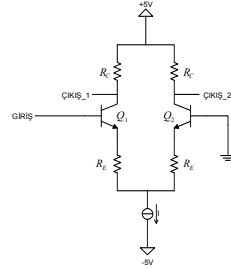


Şekil 6. Diyot dedektör şeması

2.2. Analog kısım:

Logaritmik yükselteç ve sürekli dalga bağışık devre olarak kullanılan geri besleme devresi analog kısımda bulunmaktadır. Ayrıca modülün sıcaklık değişimlerinden en az etkilenmesi için alınan tedbirler de burada uygulanmıştır.

Mikrodalga kısımdan elde edilen akımlar gelen RF işaretin gücüne doğrusal olarak bağlıdır. Bu sebeple logaritmik yükseltecin çıkış gerilimi giriş geriliminin logaritmasıyla doğru orantılı olmalıdır. Logaritmik yükselteç kullanmamız bu çevrime duyulan ihtiyaçtan kaynaklanmaktadır. Bu yapının en önemli özelliği ise düşük giriş gerilimlerinde yüksek, yüksek giriş gerilimlerinde ise düşük kazanç vermesidir. Şekil 7’de görülen fark yükselteci bu yapıyı kurarken kullanabileceğimiz temel elemanlardır.

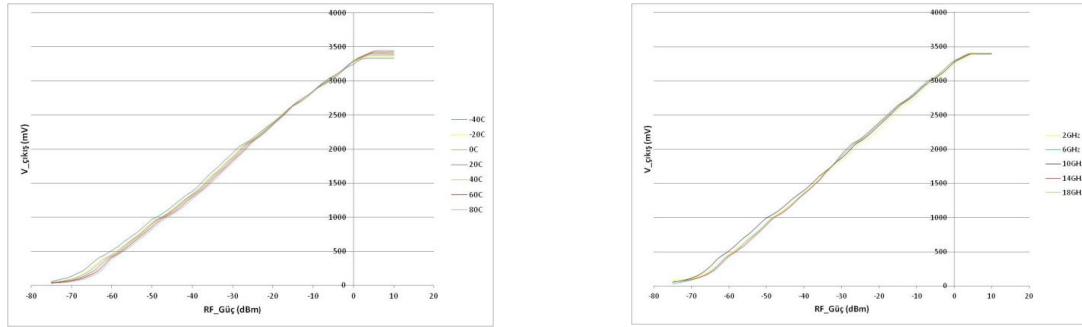


Modül girişinde herhangi bir RF işareti olmadığında $V_{\text{giriş}}$ yaklaşık 0V'tadır. C2 ve C3 kapasitörlerinde aynı yük olduğundan $V_{\text{çıkış}}$ da 0V'tadır. Modüle gelen RF işaretin logaritmik yükseltecin girişinde oluşturduğu akım sebebiyle logaritmik yükseltecin çıkışı olan $V_{\text{giriş}}$ negatif bir değer alır. Bu sebeple, C3 üzerindeki gerilim R3, R5 ve C3'ün belirleyeceği bir zaman sabitiyle azalmaya başlar. C2 ile C3 arasındaki gerilim farkı yüzünden $V_{\text{çıkış}}$ gerilimi artmaya başlar. Bu gerilimin sebep olduğu akım dedektör diyotlardan gelen akımla toplandığında elde edilen akımın azaldığı ve zamanla $V_{\text{giriş}}$ girişindeki gerilimin 0V'a düştüğü gözlenmektedir. Bu durumda RF işaretin yok olmasıyla mikrodalga kısımdan gelen akım kesildiğinden $V_{\text{çıkış}}$ gerilimi sebebiyle $V_{\text{giriş}}$ pozitif bir değere yükselir. Bu durumda C3 üzerindeki yük, Q1, C3 ve R5'in belirlediği bir zaman sabitiyle boşalmaya başlar. R5 ve R6, R3 ve R4'ten çok küçük olduğu için C2 ve C3 dolarken yavaş dolmakta, boşalırken hızlı boşalmaktadır. Bu nedenle, modül sürekli dalga geldiğinde yavaşça kapanırken sürekli dalga bittiğinde hızlı bir şekilde kendine gelmektedir.

Düşük güçlü işaretlerin tespitini sağlayan yüksek kazanç, kullanılan tümleşik devrelerin sıcaklıkla artan ofsetini yükseltmekte ve istenilen RF işaretleri algılanamamaktadır. Değişik sıcaklıklar için hafızasındaki değerlere göre gerilim üretebilen tümleşik devreler yardımıyla bu durumun önüne geçilmiştir.

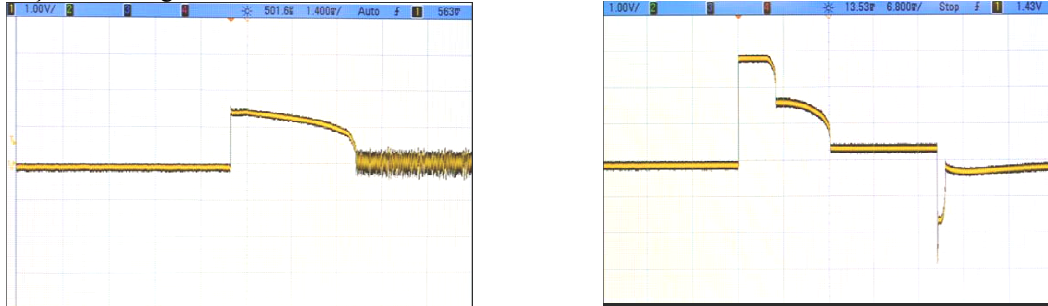
3. Ölçüm Sonuçları

Modülün sıcaklık ve frekans tarama yapıldığında gelen RF güce göre çıkış gerilimlerini gösteren grafikleri Şekil 10'da görülmektedir.



Şekil 10. Sıcaklık ve frekans tarama yapıldığında elde edilen RF_Güç (dBm)- $V_{\text{çıkış}}$ (mV) grafikleri

Modülün yüksek ve düşük güçlü RF işaretleri geldiğinde CW bağışık devre aktif olduğunda elde edilen ölçümleri Şekil 11'de görülmektedir.



Şekil 11. Sürekli dalga bağışık devre ile elde edilen çıkış gerilimleri

4. Sonuç

Bu çalışmada 2-18 GHz bandında çalışan, 60 dB dinamik alana sahip bir dedektör logaritmik video yükseltecin tasarımı anlatılmıştır. Ayrıca istenildiğinde kullanılabilen, sürekli dalga bağışık devrelerden oluşan geri besleme devreleri sayesinde yüksek güçlü sürekli yayımla aynı anda gelen darbeleri yayınların doğru olarak tespit edilmesi mümkün olmaktadır.

Kaynaklar

- [1]. Agilent 83036C Coaxial GaAs Directional Detector 0.01 to 26.5 GHz, Data Sheet, 2001.
- [2]. R. S. Hughes, Logarithmic Amplification with Application to Radar and EW, Dedham: Artech House, INC., 1986.